

Etude de bruit à des températures cryogéniques dans des composants CMOS état de l'art

Directeur de thèse: Bogdan CRETU

Contexte

Les études à très basse températures, en plus de certaines applications spatiales qui utilisent l'électronique cryogénique, peuvent aussi être d'une importance majeure pour certaines applications cryogéniques émergentes de Si CMOS comme les circuits pour l'informatique quantique.

En effet, l'ordinateur quantique (quantum computing en anglais) sur silicium (Si) a attiré beaucoup d'attention en raison de son potentiel élevé pour l'intégration à grande échelle de qubits à l'aide des procédés CMOS. En outre, la co-intégration des circuits de contrôle et qubits CMOS sur un substrat Si est une approche idéale pour manipuler les qubits intégrés. Dernièrement, de grands efforts ont été déployés pour améliorer le temps de cohérence des qubits Si, et il a été révélé que le bruit de charge basse fréquence est un facteur exclusif limitant les performances des qubits. Le bruit basse fréquence est très sensible aux pièges dans le diélectrique de grille (transistors au niveau du circuit de commande) qui peuvent nuire au fonctionnement des qubits à travers les interconnexions. Le bruit basse fréquence peut donc constituer un obstacle crucial au fonctionnement de l'ordinateur quantique sur Si.

Dans le cadre de la collaboration de recherche existante avec imec¹ (Leuven, Belgique), le travail proposé s'inscrit dans ce contexte : en effet, l'imec a lancé récemment un programme sur le développement de circuits pour l'informatique quantique. Outre la fabrication de qubits, des circuits CMOS réguliers seront nécessaires pour la lecture de la mémoire. Ces circuits CMOS de lecture fonctionneront à des températures d'hélium liquide (4,2 K). Il est important donc de caractériser des transistors des nœuds technologiques existants à des températures cryogéniques, afin de fournir les informations nécessaires sur l'adéquation des FET FinFET, nanofils (NW) ou nanofeuillets (NS) pour des telles applications.

Objectifs

Ce projet se propose donc de réaliser une étude approfondie en bruit basse fréquence et en courant continu dans une gamme de températures allant de 300 K à 4.2 K afin de permettre une meilleure compréhension du fonctionnement des transistors état de l'art (FinFETs, GAA NW FETs, GAA NS FETs) et de l'impact possible des défauts électriquement actifs. L'objectif principal sera de s'appuyer sur l'étude à des températures cryogéniques afin d'avoir des indications concernant quelle technologie sera donc plus appropriée à être associée aux qubits pour des applications de type ordinateur quantique.

De manière générale, d'une part, on peut distinguer l'objectif technologique de ces études : l'étude du comportement en régime statique de fonctionnement et les mesures du bruit basse fréquence comme outils conjugués de diagnostic non destructifs sont utilisés pour la détection des défauts et des erreurs de procédé et ainsi permettent de proposer des éléments d'amélioration des procédés de fabrication des composants fabriqués dans des technologies état de l'art.

D'autre part on peut mettre en évidence un objectif davantage fondamental : la miniaturisation extrême et l'utilisation des nouveaux matériaux conduit inévitablement à révéler des comportements physiques originaux et inattendus. L'étude du comportement en fonction de la température, en particulier à températures cryogéniques pourra nous révéler des informations nouvelles menant à une meilleure compréhension des processus de transport et de fluctuations.

Le travail s'inscrit dans le cadre d'une collaboration de recherche avec imec (Leuven, Belgique). Des stages doctoraux à imec seront prévus.

Compétences requises : physique des semiconducteurs, fonctionnement/modélisation des composants (e.g. MOS) ; connaissances en bruit basse fréquence sera un plus.

Stage M2 souhaité. **Début de thèse : automne 2022. Financement (obtenu) : RIN doctorant 100%.**

Contact : Bogdan CRETU : bogdan.cretu@ensicaen.fr

¹imec (<https://www.imec-int.com/en/home>), situé en Europe, un des pôles mondiaux de la R&D et de l'innovation en nanoélectronique et technologies numériques, partenaire des principaux industriels fabricants des circuits intégrés et des universités)